

【11】證書號數：I874272

【45】公告日：中華民國 114 (2025) 年 02 月 21 日

【51】Int. Cl. : *H10D64/62 (2025.01)* *H10D48/00 (2025.01)*
H10D30/47 (2025.01) *H01L21/283 (2006.01)*
H10D30/01 (2025.01)

發明

全 11 頁

【54】名稱：半導體結構及其製造方法

【21】申請案號：113130934 【22】申請日：中華民國 112 (2023) 年 09 月 19 日

【72】發明人：張育瑋 (TW) CHANG, YU-WEI；葉尊揚 (TW) YE, TZUEN-YANG

【71】申請人：台亞半導體股份有限公司 TAIWAN-ASIA SEMICONDUCTOR CORPORATION

新竹科學園區新竹市力行五路 1 號

【74】代理人：林義傑；劉彥宏；丁國隆

【56】參考文獻：

TW 201909422A

TW 202147619A

TW 202331986A

US 2020/0373420A1

審查人員：邱柏豪

【57】申請專利範圍

1. 一種半導體結構的製造方法，包括：依序形成一通道層、一阻障層於一基板上；形成一源極電極、一汲極電極，分別位於該阻障層上；形成一覆蓋層，僅包覆該源極電極與該汲極電極；加熱該源極電極與該汲極電極，使該源極電極、該汲極電極分別與該阻障層間形成歐姆接觸，且該通道層與該阻障層間之一介面具有二維電子氣；形成一閘極電極於該源極電極與該汲極電極二者間之該阻障層上，該閘極電極未被該覆蓋層包覆；形成一第一金屬層於該源極電極與該汲極電極之上方區域，使該第一金屬層分別電性連接至該源極電極與該汲極電極；形成一襯墊層，包覆該第一金屬層與部分該阻障層、該覆蓋層、該閘極電極；去除該第一金屬層上方之部分該襯墊層，以裸露該第一金屬層之上方區域；以及高溫退火該第一金屬層之該裸露上方區域。
2. 如請求項 1 所述之半導體結構的製造方法，其中形成該源極電極與該汲極電極之材料係選自於由鈦、鋁、鎳、金所組成之群族其中之一。
3. 如請求項 1 所述之半導體結構的製造方法，其中形成該覆蓋層之材料係選自於由氮化矽、二氧化矽、氮氧化矽、氮化鈦、鎢化鈦、鈦鎢氮化物、氮化鋁、石磨所組成之群族其中之一。
4. 如請求項 1 所述之半導體結構的製造方法，其中形成該襯墊層之材料係選自於由氮化矽、二氧化矽、氮化鋁、碳化矽所組成之群族其中之一。
5. 如請求項 1 所述之半導體結構的製造方法，更包含形成一第二金屬層位於該第一金屬層之上方，並與該第一金屬層電性連接。
6. 如請求項 1 所述之半導體結構的製造方法，其中形成該阻障層之材料包含氮化鋁銦鎵 ($\text{Al}_x\text{In}_y\text{Ga}_{(1-x-y)}\text{N}$)，其中 $0 < x < 1$ ， $0 < x+y < 1$ 。
7. 如請求項 1 所述之半導體結構的製造方法，其中該基板係選自於由矽、藍寶石、碳化矽所組成之群族其中之一。

圖式簡單說明

(2)

圖 1 為習知高電子移動速度電晶體元件中源極電極與汲極電極側向溢金與上方溢金的示意圖；

圖 1A 為習知高電子移動速度電晶體元件中側向溢金之實際顯微放大成像圖；

圖 1B 為習知高電子移動速度電晶體元件中上方溢金之實際顯微放大成像圖；以及

圖 2 至圖 9 為本發明一實施態樣中製造半導體結構之製程步驟及結構圖。

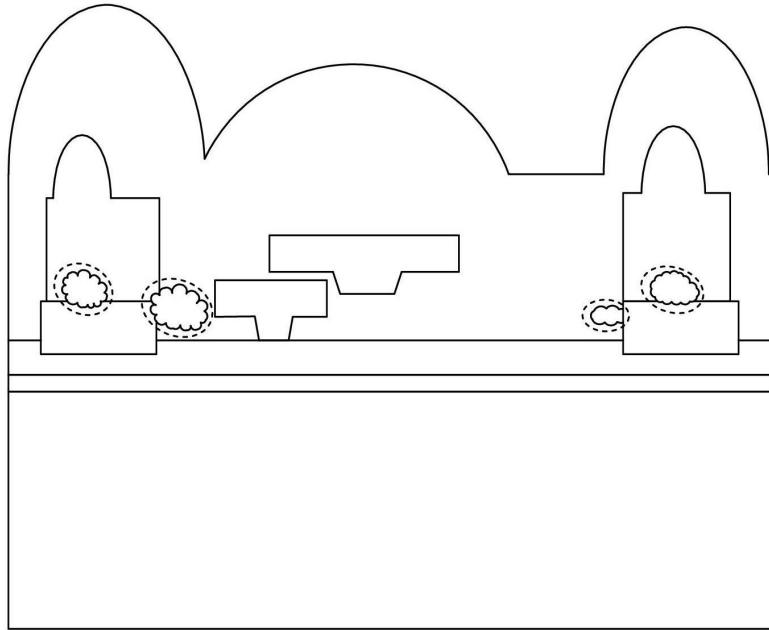


圖1

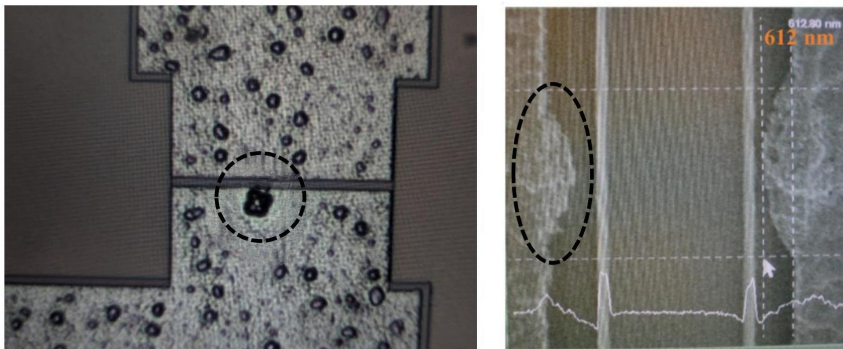


圖 1A

(3)

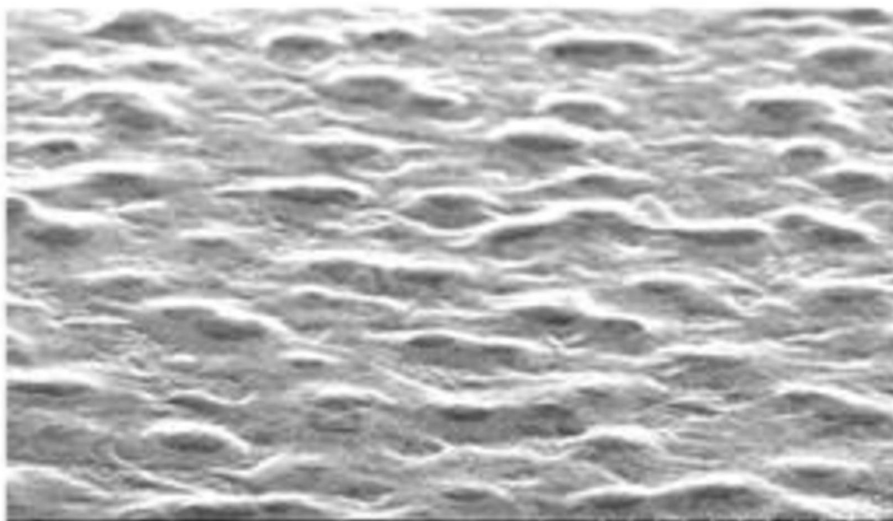


圖 1B

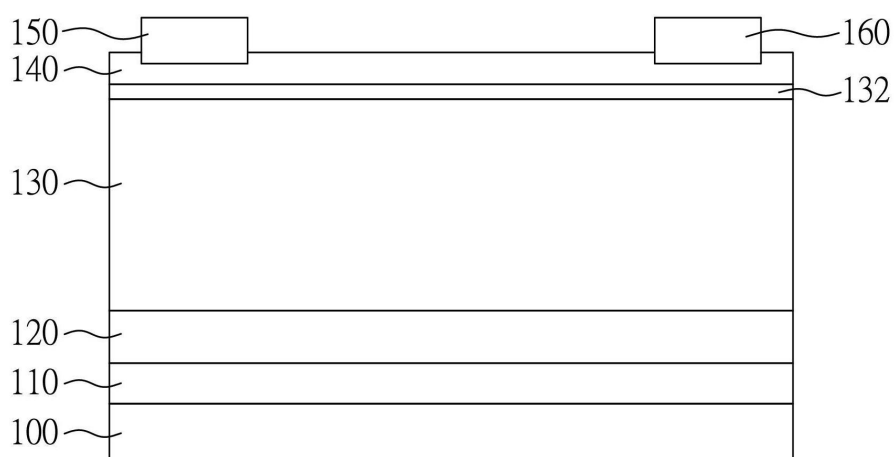


圖2

(4)

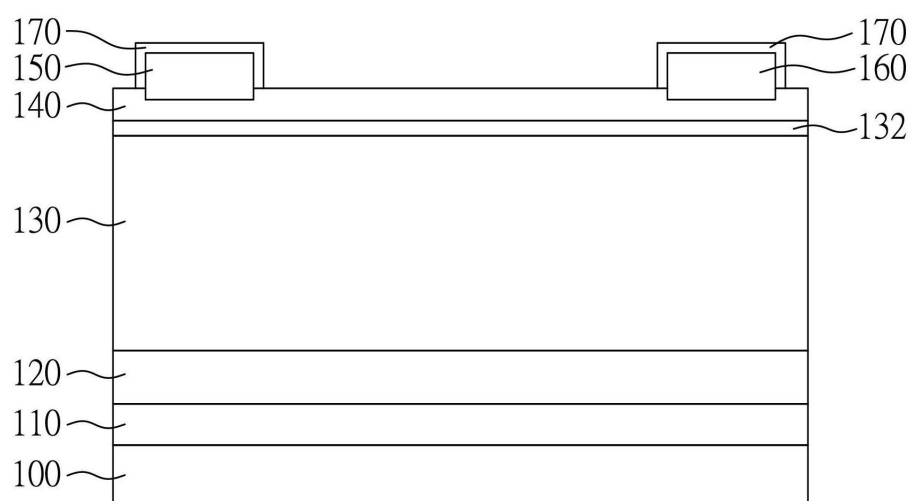


圖3

(5)

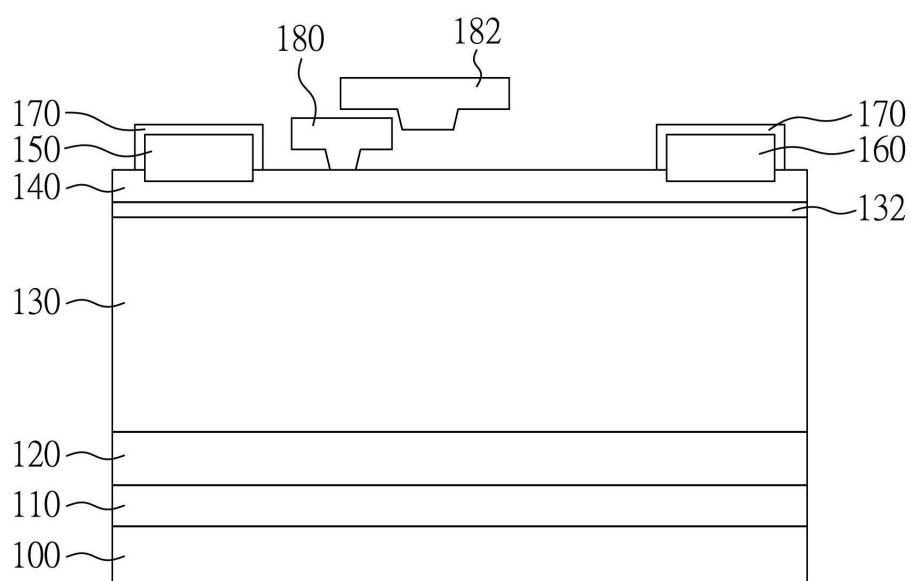


圖4

(6)

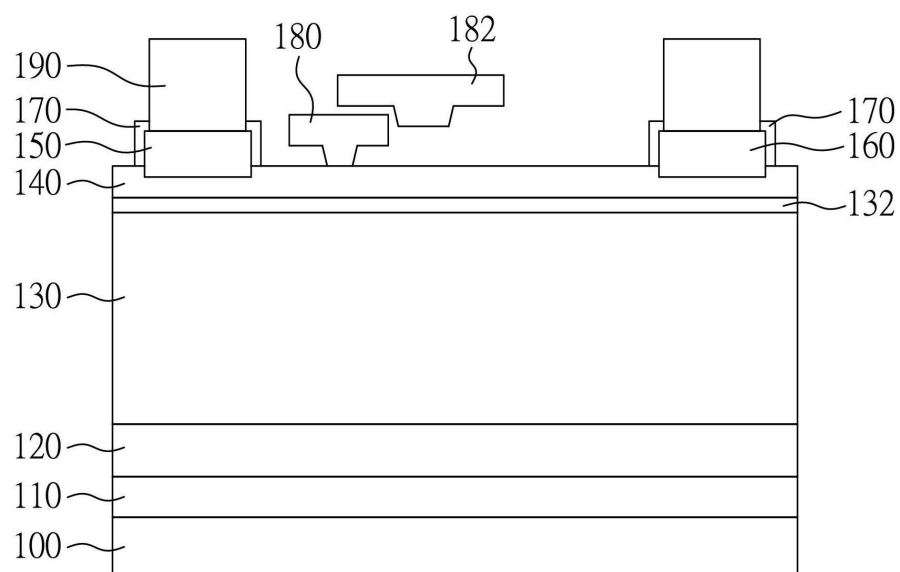


圖5A

(7)

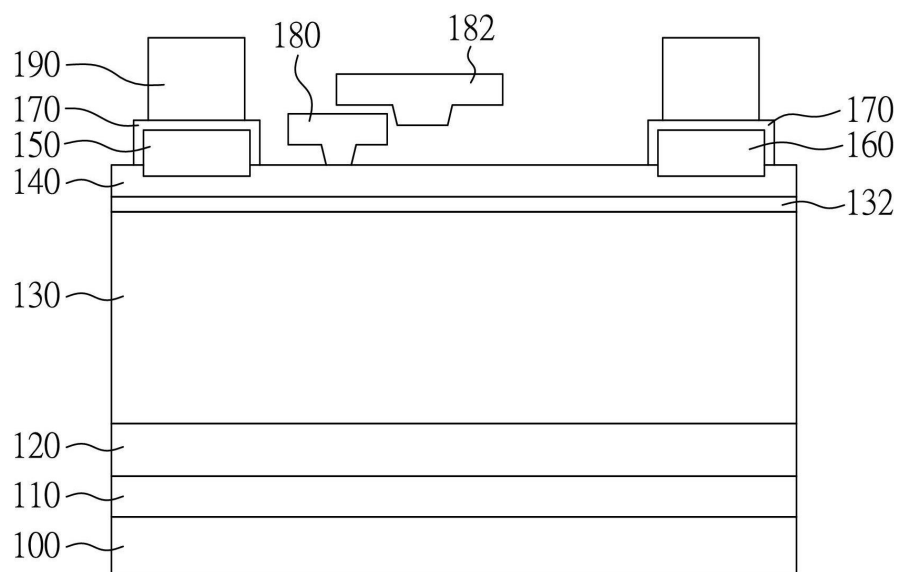


圖5B

(8)

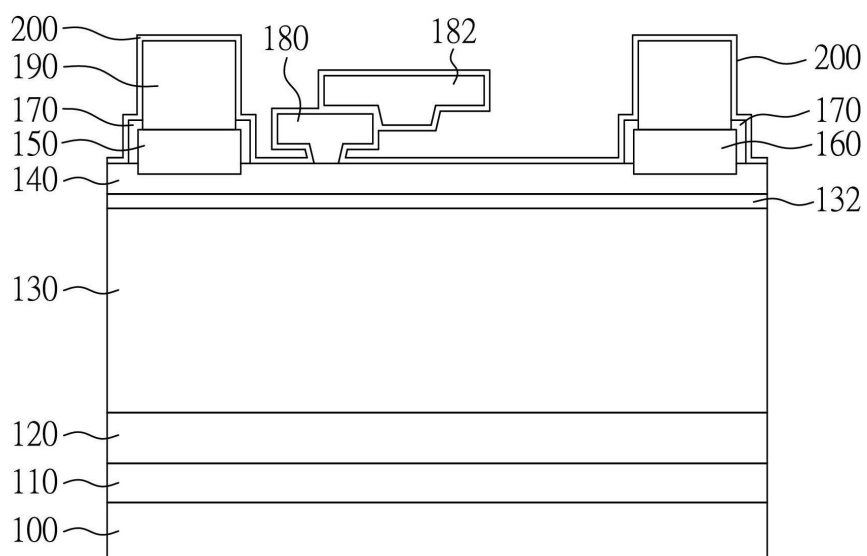


圖6

(9)

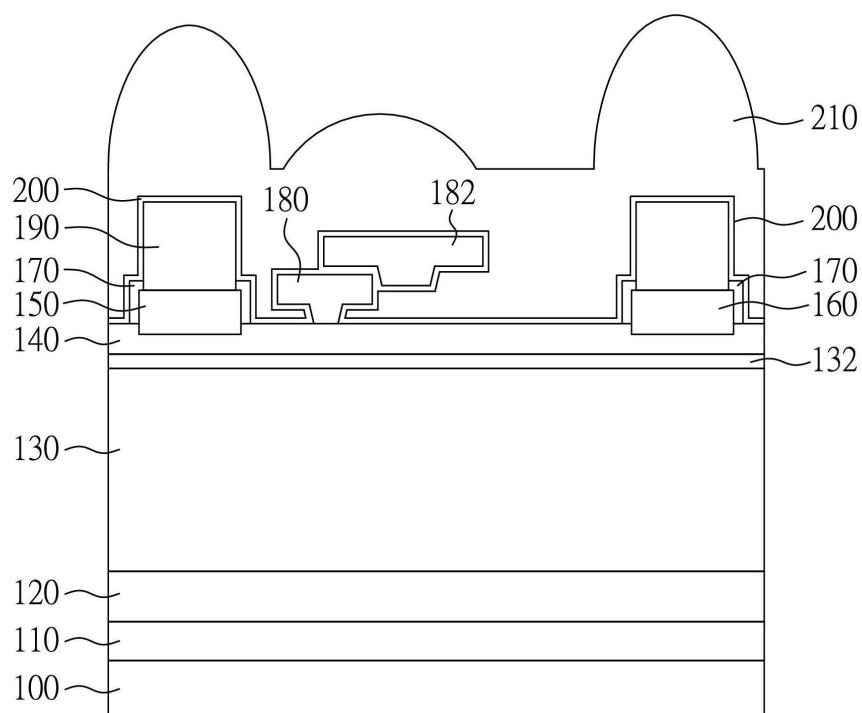


圖7

(10)

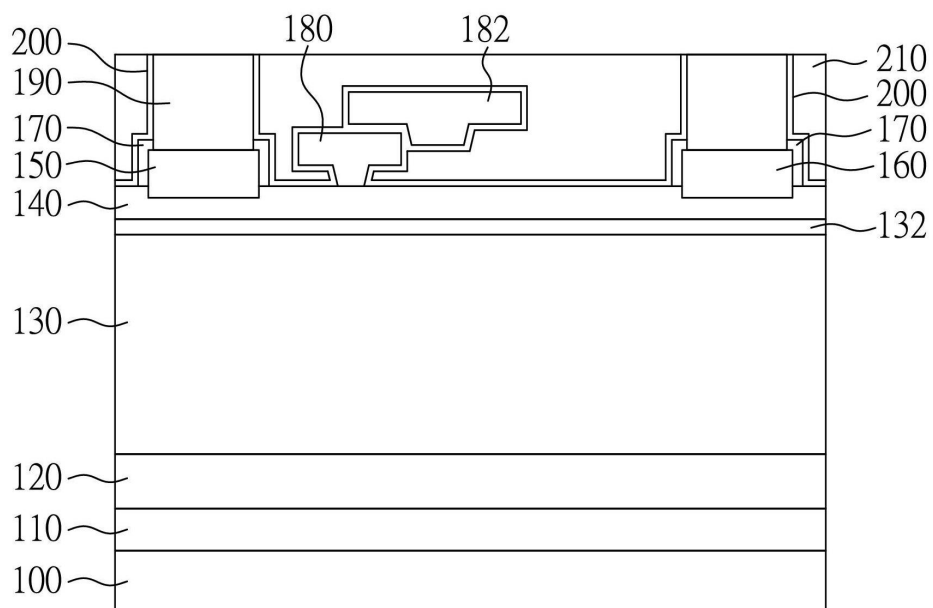


圖8

(11)

10
~

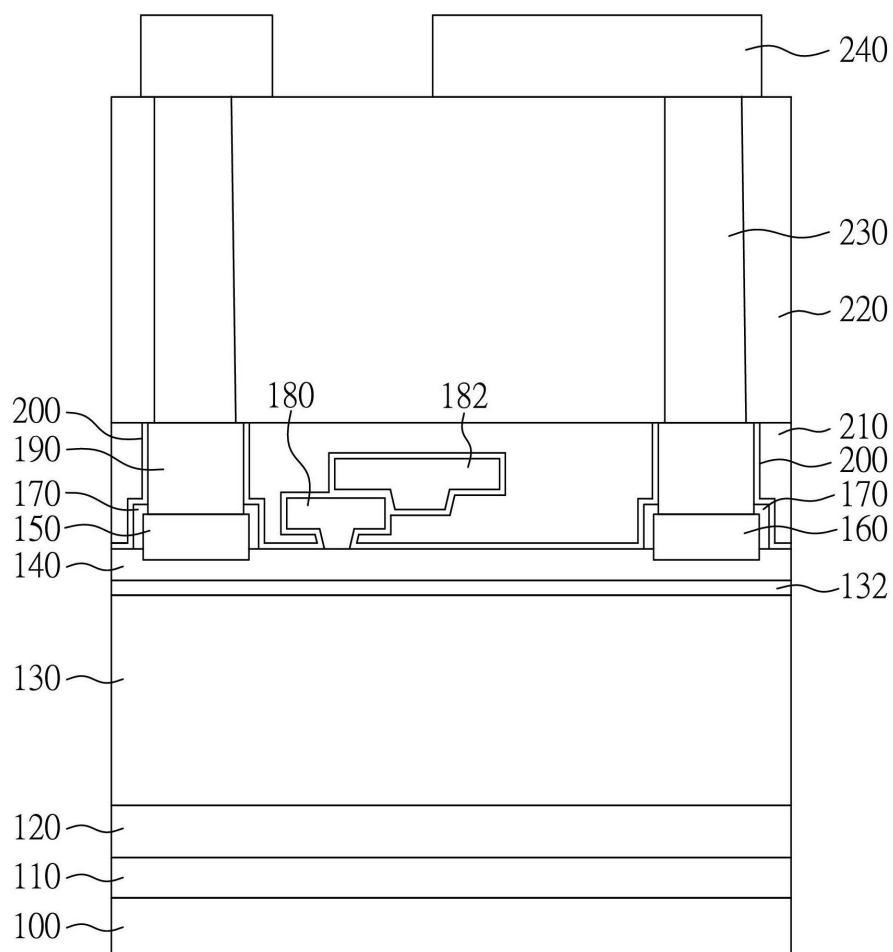


圖9